

# HARDWARE-PRAKTIKUM

Versuch L-1

Schaltnetze

Fachbereich Informatik

Universität Kaiserslautern

## Versuch L-1

Dieser Versuch behandelt einfache Schaltnetze, die mit Hilfe von PALs aufgebaut werden sollen.

### Einarbeitung

Machen Sie sich mit dem Aufbau von PALs und GALs vertraut.  
Arbeiten Sie die Beschreibung der Sprache PLPL durch.  
Arbeiten Sie die Beschreibung zur PC-Benutzung durch.

### Aufgabenstellung

#### 1. Entwurf einer 3-Bit-Aussteuerungsanzeige

Es soll eine Schaltung zur Ansteuerung einer Leuchtdiodenreihe entworfen werden. Eingabe ist der dual kodierte 3-Bit-Wert X.

Die Ansteuerung der Leuchtdioden LED1 bis LED7 erfolgt nach folgender Tabelle, wobei „LED leuchtet“ durch 1 und „LED leuchtet nicht“ durch 0 kodiert ist:

X	LED7	LED6	LED5	LED4	LED3	LED2	LED1
0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	1
2	0	0	0	0	0	1	1
3	0	0	0	0	1	1	1
4	0	0	0	1	1	1	1
5	0	0	1	1	1	1	1
6	0	1	1	1	1	1	1
7	1	1	1	1	1	1	1

Als Anzeige verwenden Sie den Logikanalysatoreinschub. Die Leuchtdioden LED1 bis LED7 ordnen Sie den Eingängen 1 bis 7 des Logikanalysators zu. Die Anschlußbelegung am Protoboard entnehmen Sie Tabelle 1 des Anhangs. Zur Realisierung der Schaltung verwenden Sie ein PAL vom Typ P16P8. Die Anschlußbelegung ist durch Tabelle 2 im Anhang vorgegeben.

Entwerfen Sie ein PLPL-Programm zur Beschreibung der Schaltung.

Geben Sie das Programm ein und programmieren Sie ein GAL.

Bauen Sie die Schaltung auf dem Protoboard auf und testen Sie die Funktionsfähigkeit des GALs mit folgender Schaltung aus Bild 1.

Es handelt sich um ein 3-Bit-Zähler vom Typ 74LS293, der die Eingangssignale für die Aussteuerungsanzeige liefert. Takteten Sie den Zähler mit dem 1 Hz Takt aus Ihrem Einschub. Den Anschluß auf den Protoboard entnehmen Sie Tabelle 1 des Anhangs.

Zeigen Sie die funktionierende Schaltung Ihrem Betreuer.

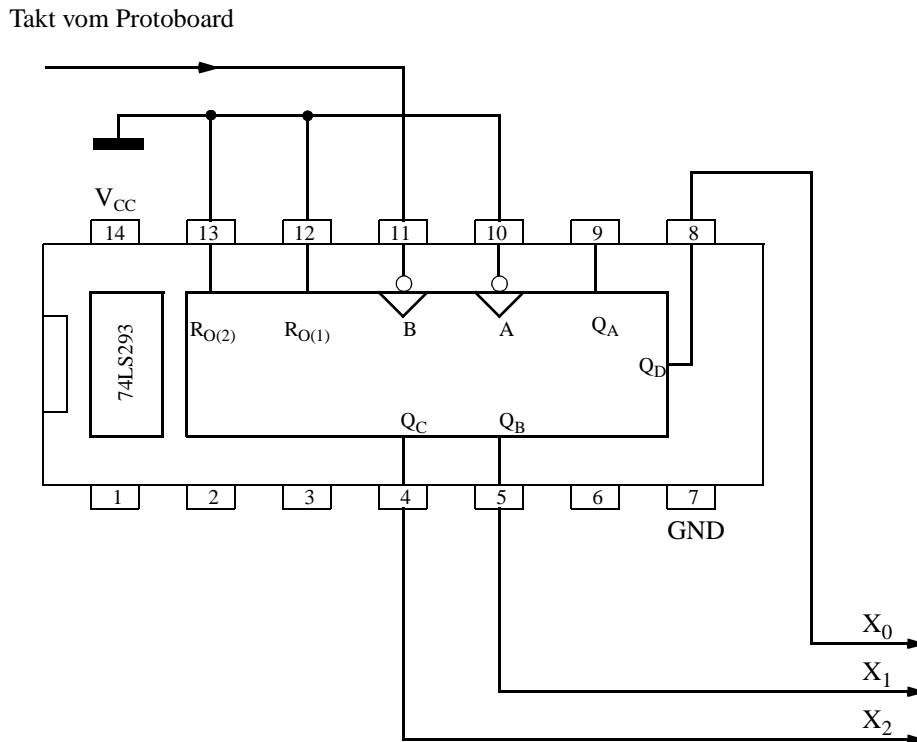


Abbildung 1: 3-Bit-Zähler

2. Entwurf eines Dekoders für eine Siebensegmentanzeige.

In diesem Teil soll ein Dekoder zur Ansteuerung einer Siebensegmentanzeige entworfen werden. Eine Siebensegmentanzeige besteht aus 7 Leuchtdioden, die die einzelnen Segmente der Anzeige bilden. Die Segmente werden üblicherweise mit a-f bezeichnet.

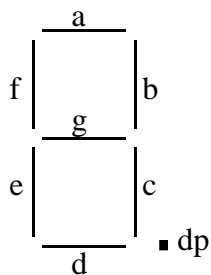


Abbildung 2: Siebensegmentanzeige

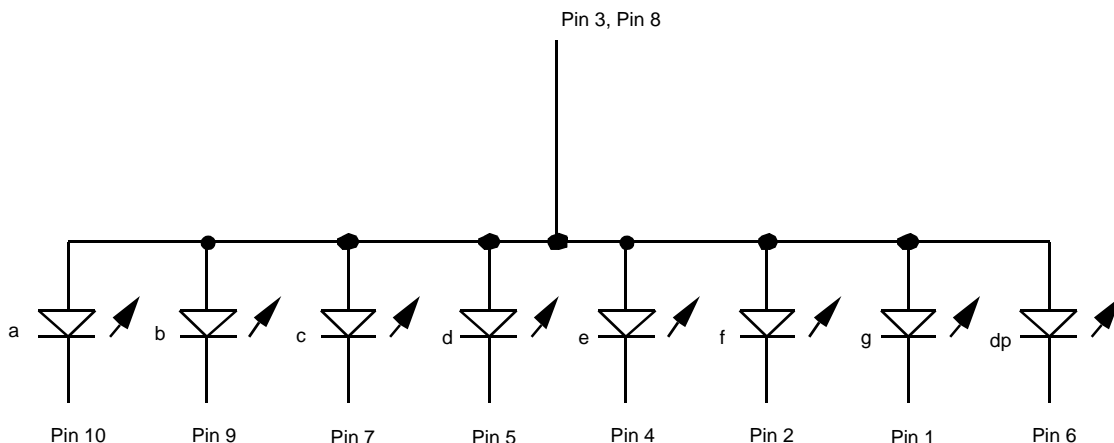


Abbildung 3: Elektrischer Aufbau der Anzeige

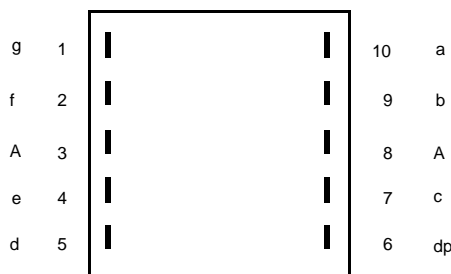
Man sieht, daß alle Anoden der Leuchtdioden zusammenschaltet sind und über einen gemeinsamen Pin herausgeführt werden. Die Kathoden der einzelnen Leuchtdioden sind getrennt an Pins herausgeführt. Im Betrieb legt man die gemeinsame Anode an den positiven Anschluß der Versorgungsspannungsquelle. Die Kathoden werden von der Logikschaltung angesteuert. Ein Low-Potential an der Kathode führt zum Leuchten des zugehörigen Segments. Zwischen Logikschaltungsausgang und Kathodenanschluß ist ein Vorwiderstand zu legen, der den Strom durch die Leuchtdiode begrenzt.

Die Anschlußbelegung für den verwendeten Anzeigetyp HDN 1105 entnehmen Sie nachstehendem Bild.

HDN 1105

empfohlene Betriebsdaten:

$U_F = 1.8\text{ V}$   
 $I_F = 2\text{ mA}$



Anschlu\_belegung  
 (Draufsicht - Displayseite)

A = gemeinsame Anode

Abbildung 4: Anschlußbelegung HDN1105

Der Dekoder für die Siebensegmentanzeige hat einen 4-Bit-Eingang X. Es sollen die Ziffern 0-9 und A-F gemäß Bild 5 dargestellt werden.

Verwenden Sie ein PAL vom Typ P16L8. Beachten Sie, daß der Logikausgang beim Erleuchten eines Segmentes auf low liegen muß. Die Anschlußbelegung des PALs ist durch Tabelle 3 vorgegeben. Entwerfen Sie ein PLPL-Programm für den Dekoder!

Geben Sie das Programm ein und programmieren Sie ein GAL.

Dimensionieren Sie die Vorwiderstände für die Anzeige, wenn ein GAL bei Low-Pegel eine Ausgangsspannung von maximal 0.5V liefert und für ein aktives Segment  $U_F=1,8\text{V}$  bei  $I_F=2\text{mA}$  gilt. Die Versorgungsspannung beträgt 5V.

Bauen Sie die Schaltung auf und testen Sie mit der Testschaltung aus Bild 6. Hier wird der Zähler 74LS293 als 4-Bit-Dualzähler betrieben. Den 1 Hz-Takt zur Ansteuerung entnehmen Sie dem Taktanschluß auf dem Protoboard.

Führen Sie die funktionierende Schaltung Ihrem Betreuer vor.

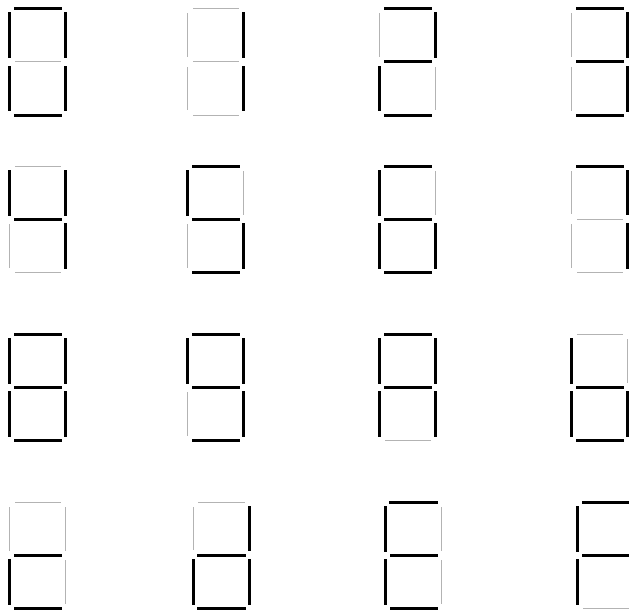


Abbildung 5:

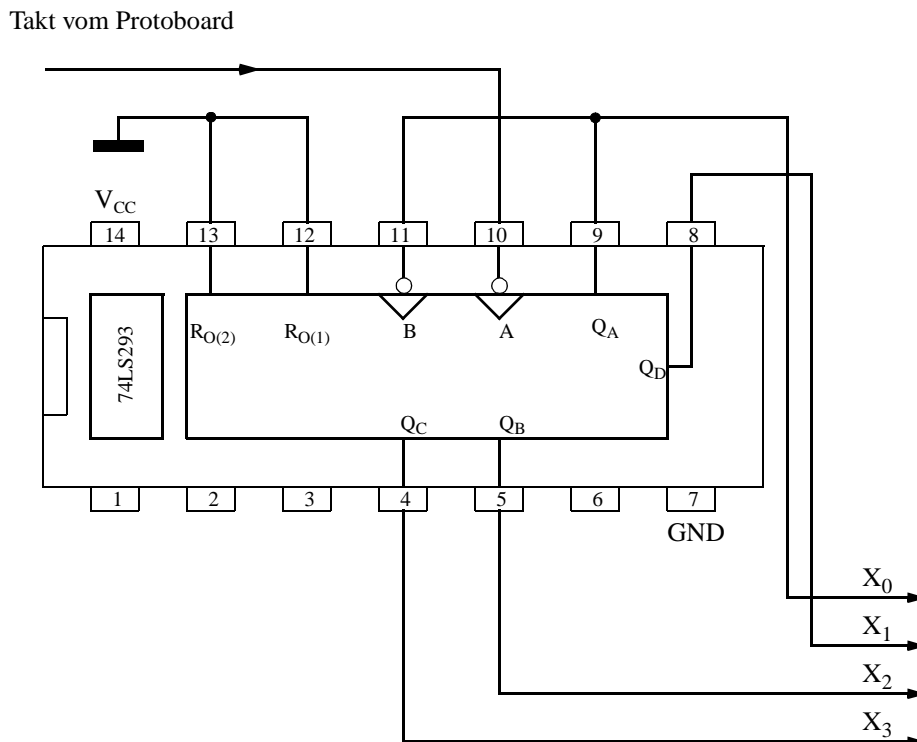


Abbildung 6: 4-Bit-Zähler

### 3. Entwurf eines 7-Line Prioritätsenkoders

Es ist ein Schaltnetz zu entwerfen, das 7 Eingangsleitungen S1 bis S7 berücksichtigt und die Nummer der am höchsten priorisierten aktiven Leitung auf einer Siebensegmentanzeige anzeigt. S7 hat höchste, S1 die niedrigste Priorität. Eine Leitung ist aktiv, wenn sie High-Pegel führt. Ist keine der sieben Eingangsleitungen aktiv, so soll in der Anzeige „0“ erscheinen.

Zusätzlich soll Schalter S0 die komplette Anzeige ein- bzw. auf „leer“=„-“ (Segment g) schalten.

Die Funktion des Schaltnetzes kann durch Bild 7 beschrieben werden.

Schließen Sie die Eingänge des Schaltnetzes S0-S7 an die Anschlüsse Schalter 0..7 der Schalterreihe Ihres Einschubes an. Die Anschlüsse auf dem Protoboard entnehmen Sie Tabelle 1. Die Ansteuerung der Siebensegmentanzeige kann Bild 4 und die Dimensionierung der Vorwiderstände dem vorhergehenden Aufgabenteil entnommen werden.

Entwerfen Sie ein PLPL-Programm zur Realisierung des Schaltnetzes. Verwenden Sie ein PAL vom Typ P16L8. Die Anschlußbelegung ist durch Tabelle 4 vorgegeben.

Geben Sie das Programm ein und programmieren Sie ein GAL.

Bauen Sie die Schaltung auf und zeigen Sie die fertig getestete Schaltung Ihrem Betreuer.

S7	S6	S5	S4	S3	S2	S1	Anzeigesymbol
0	0	0	0	0	0	0	
0	0	0	0	0	0	1	
0	0	0	0	0	1	x	
0	0	0	0	1	x	x	
0	0	0	1	x	x	x	
0	0	1	x	x	x	x	
0	1	x	x	x	x	x	
1	x	x	x	x	x	x	

#### 4. Einarbeitung in die Benutzung des Logikanalysators

Der in dieser Aufgabe und Versuch L-2 benutzte Logikanalysator ist in der allgemeinen Beschreibung erklärt. Machen Sie sich mit der Wirkungsweise des Gerätes theoretisch und praktisch vertraut. Verwechseln Sie ihn nicht mit dem Analysator-Einschub, der nur als statische Anzeige bei einigen Versuchen gebraucht wird.

Zur Einarbeitung wird die einfache Testschaltung aus Bild 6 verwendet. Als Takt für den Zähler verwenden Sie den Schaltwerkstakt aus Versuch L-2 (jetzt schon auf Protoboard Anschluß G1).

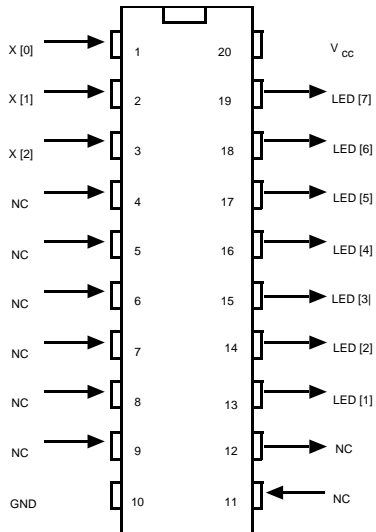
4.1 Stellen Sie die Ausgänge X3 bis X0 mittels Logikanalysator dar. Beschriften Sie die dargestellten Kanäle auf dem Logikanalysatorschirmbild entsprechend. Verwenden Sie als Takt für den Logikanalysator den Takt vom Protoboard, der auch den Zähler speist. Triggern Sie auf den Zählerstand 13.

4.2 Verwenden Sie nun als Takt für den Logikanalysator den internen Takt des Logikanalysator-Geräts. Stellen Sie den Zählertakt und die Ausgänge X3 bis X0 auf dem Logikanalysator dar. Beschriften Sie die dargestellten Kanäle korrekt. Triggern Sie auf den Zählerstand 5.

Messen Sie mit Hilfe des Logikanalysators die Periodendauer des verwendeten Zählertaktes aus!

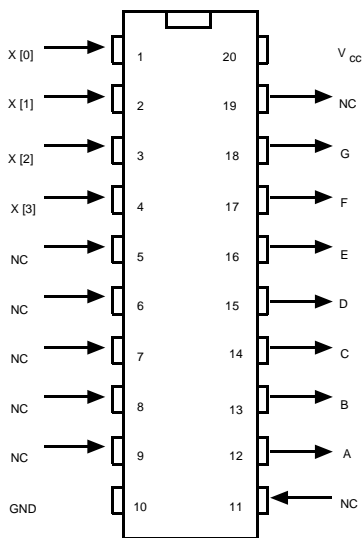
## Anschlußbelegung des Protoboards

	Belegung
A0	Schalter 0
A1	Schalter 1
A2	Schalter 2
A3	Schalter 3
A4	Schalter 4
A5	Schalter 5
A6	Schalter 6
A7	Schalter 7
B0	
B1	
B2	
B3	
B4	
B5	
B6	
B7	
C0	
C1	
C2	
C3	
C4	
C5	
C6	
C7	
D0	
D1	
D2	
D3	
D4	
D5	
D6	
D7	
E0	
E1	
E2	
E3	
E4	
E5	
E6	Takt
E7	Reset (Act. Low)
F0	LogikanalysatorEingang 0
F1	Eingang 1
F2	Eingang 2
F3	Eingang 3
F4	Eingang 4
F5	Eingang 5
F6	Eingang 6
F7	Eingang 7
G0	Clock
G1	Takt (Schaltwerk L-2)



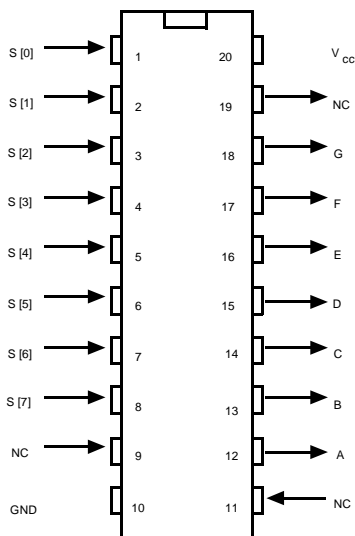
3-Bit Aussteuerungsanzeige

P16P8



Dekoder für Siebensegmentanzeige

P16L8



7-Line Prioritätsenkoder

P16L8

## Fragen L-1

1. Durch welche allgemeinen Bausteinarten können Digitalschaltungen realisiert werden? Warum ist eine zusehends häufiger benutzte Art im Praktikum nicht einsetzbar? (PAL, EPROM, ASIC, etc.)
2. Welche Arten von programmierbaren Bausteinen gibt es? Wie unterscheiden sich diese in ihrer Struktur? Wann ist welche Sorte angebracht, bzw. welches sind die Vor- bzw. Nachteile?
3. Wie unterscheiden sich die im Praktikum verwendeten GAL von PAL? Warum verwenden wir GAL? Wieso kann man PALs mit GALs simulieren?
4. Wie ist die Grundstruktur eines PLPL-Programms? Was sind die wesentlichen Sprachkonstrukte?
5. Was optimiert der Optimierungslauf bei der PLPL-Compilation? Wo liegt die Grenze für eine Realisierung per PAL/GAL?
6. Sie sollten auch ohne Unterlagen ein einfaches PLPL-Programm skizzieren können!
7. Welche Eigenart hat der Baustein '293 bei Verwendung als 4-Bit-Zähler?
8. Die Anzeige HDN 1105 hat eine gemeinsame Anode für alle Segmente. Wie wirkt sich dies auf die Schaltung aus?
9. Was ist der Unterschied zwischen einem Schaltwerk und einem Schaltnetz? Was wird in diesem Versuch entworfen? Was genau ist ein Schaltnetz